

(19)世界知的所有権機関
国際事務局(43)国際公開日
2005年11月3日(03.11.2005)

PCT

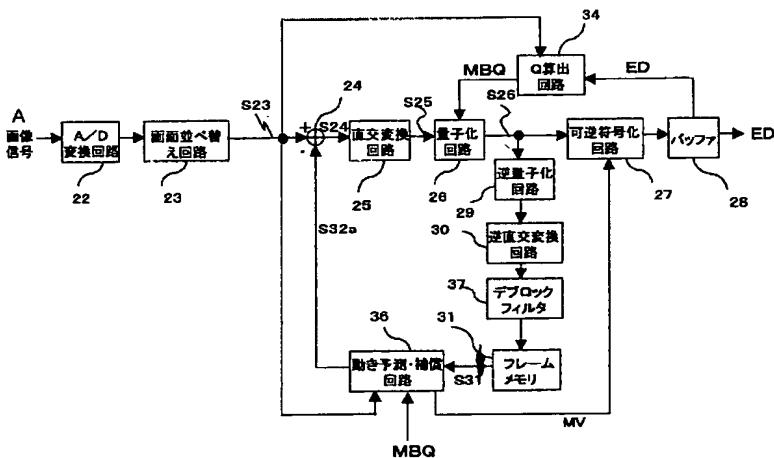
(10)国際公開番号
WO 2005/104561 A1

- (51) 国際特許分類: H04N 7/26
- (21) 国際出願番号: PCT/JP2005/007472
- (22) 国際出願日: 2005年4月19日(19.04.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-123753 2004年4月20日(20.04.2004) JP
- (71) 出願人(米国を除く全ての指定国について): ソニー株式会社 (SONY CORPORATION) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 Tokyo (JP).
- (72) 発明者; および
- (75) 発明者/出願人(米国についてのみ): 鶴大輔 (TSURU, Daisuke) [JP/JP]; 〒1410001 東京都品川区北品川6丁目7番35号 ソニー株式会社内 Tokyo (JP).
- (74) 代理人: 佐藤 隆久 (SATOH, Takahisa); 〒1110052 東京都台東区柳橋2丁目4番2号 創進国際特許事務所 Tokyo (JP).
- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, KE, KG, KM, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA,

/続葉有/

(54) Title: DATA PROCESSING DEVICE, METHOD THEREOF, AND ENCODING DEVICE

(54)発明の名称: データ処理装置およびその方法と符号化装置



(57) Abstract: According to encoded data acquired by encoding, a bit rate provided for decoding when the encoded data is decoded is identified. Moreover, encoding difficulty degree of the data to be processed is detected. According to the identified bit rate and the detected encoding difficulty degree, the quantization scale is controlled.

(57) 要約: 符号化により得られた符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する。また、被処理データの符号化難易度を検出する。そして、上記特定した前記ビットレートと、上記検出した前記符号化難易度を基に、前記量子化スケールを制御する。

- A... IMAGE SIGNAL
22... A/D CONVERSION CIRCUIT
23... SCREEN REARRANGEMENT CIRCUIT
24... ORTHOGONAL CONVERSION CIRCUIT
26... QUANTIZATION CIRCUIT
34... Q CALCULATION CIRCUIT
27... REVERSIBLE ENCODING CIRCUIT
28... BUFFER
29... INVERSE QUANTIZATION CIRCUIT
30... INVERSE ORTHOGONAL CONVERSION CIRCUIT
37... DEBLOCK FILTER
31... FRAME MEMORY
36... MOTION PREDICTION/COMPENSATION CIRCUIT



NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 國際調査報告書
- 請求の範囲の補正の期限前の公開であり、補正書受領の際には再公開される。

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイドスノート」を参照。

明細書

データ処理装置およびその方法と符号化装置

技術分野

[0001] 本発明は、量子化スケールを適切に決定できるデータ処理装置およびその方法と符号化装置に関する。

背景技術

[0002] 近年、画像データとして取り扱い、その際、効率の高い情報の伝送、蓄積を目的とし、画像情報特有の冗長性を利用して、離散コサイン変換等の直交変換と動き補償により圧縮するMPEG(Moving Picture Experts Group)やJVT(Joint Video Team)などの規格に準拠した装置が開発されている。

このような規格の符号化装置では、画像の局所的な情報を利用することにより、効率の良い符号化を実現している。

画像には、画像中で複雑な部分は、他の部分よりも量子化を粗くして符号化しても、肉眼では画質劣化が認識され難いという性質がある。

[0003] 従って、従来の符号化装置では、画像を複数の部分に分け、各部分について、画像の複雑度を検出し、その検出結果を基に、複雑な画像の部分は粗く量子化し、そうでない部分は細かく量子化して、画質劣化の影響を抑えながら、データ量を削減している。

このような画像の複雑度の情報は、アクティビティ(activity)と呼ばれている。

従来の符号化装置では、量子化対象の画像データのアクティビティを算出し、当該アクティビティに基づいて、量子化スケールを規定する量子化スケールを各ピクチャ毎に生成している。すなわち、各ピクチャ毎に、当該ピクチャに割り当てるビット量を決定している。

ところで、符号化装置が生成した符号化データは、復号装置において、バッファCPB(Coded Picture Buffer)に蓄積された後に、符号化データを構成するピクチャが所定のピクチャレートで復号部に順に供給されて復号される。

ここで、バッファCPBから復号部に1つのピクチャが供給されることによりバッファCP

Bのデータ蓄積量が減少する量は、当該ピクチャのデータ量、すなわち当該ピクチャの量子化パラメータに依存する。

従って、符号化装置は、復号装置のバッファCPBがアンダーフローしないように、上記量子化スケールを決定する必要がある。

発明の開示

発明が解決しようとする課題

[0004] しかしながら、上述した従来の符号化装置では、量子化対象の画像データのアクセビティのみを基に、各ピクチャの量子化スケールを決定しているため、バッファCPBの状態を適切に保つように最終的に符号化されるピクチャのデータ量を制御できない場合があり、復号された画像の品質が低いという問題がある。

[0005] 本発明はかかる事情に鑑みてなされたものであり、高品質な復号画像を得ることが可能な符号化データを生成できるデータ処理装置およびその方法と符号化装置を提供することを目的とする。

課題を解決するための手段

[0006] 上述した従来技術の問題を解決し、上述した目的を達成するために、第1の発明は、被処理データを量子化して符号化する場合に、前記量子化の量子化スケールを決定するデータ処理装置であって、前記符号化により得られた符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する特定回路と、前記被処理データの符号化難易度を検出する符号化難易度検出回路と、前記特定回路が特定した前記ビットレートと、前記符号化難易度検出回路が検出した前記符号化難易度とを基に、前記量子化スケールを制御する量子化制御回路とを有する。

[0007] 第1の発明のデータ処理装置の作用は以下のようになる。

特定回路が、符号化により得られた符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する。

また、符号化難易度検出回路が、前記被処理データの符号化難易度を検出する。

そして、量子化制御回路が、前記特定回路が特定した前記ビットレートと、前記符号化難易度検出回路が検出した前記符号化難易度とを基に、前記量子化スケールを制御する。

[0008] 第2の発明のデータ処理方法は、被処理データを量子化して符号化する場合に、前記量子化の量子化スケールを決定するデータ処理方法であって、前記符号化により得られた符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する第1の工程と、前記被処理データの符号化難易度を検出する第2の工程と、前記第1の工程で特定した前記ビットレートと、前記第2の工程で検出した前記符号化難易度とを基に、前記量子化スケールを制御する第3の工程とを有する。

[0009] 第2の発明のデータ処理方法の作用は以下のようになる。

第1に工程において、符号化により得られた符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する。

また、第2の工程において、前記被処理データの符号化難易度を検出する。

そして、第3の工程において、前記第1の工程で特定した前記ビットレートと、前記第2の工程で検出した前記符号化難易度とを基に、前記量子化スケールを制御する。

[0010] 第3の発明の符号化装置は、量子化スケールを算出する量子化スケール算出回路と、前記量子化スケール算出回路が算出した前記量子化スケールを基に、被処理データを量子化する量子化回路と、前記量子化回路の量子化結果を符号化して符号化データを生成する符号化回路とを有し、前記量子化スケール算出回路は、前記符号化回路が生成した前記符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する特定回路と、前記被処理データの符号化難易度を検出する符号化難易度検出回路と、前記特定回路が特定した前記ビットレートと、前記符号化難易度検出回路が検出した前記符号化難易度とを基に、前記量子化スケールを制御する量子化制御回路とを有する。

[0011] 第3の発明の符号化装置の作用は以下のようになる。

量子化スケール算出回路が、第1の発明と同様の作用により、量子化スケールを算出する。

次に、量子化回路が、前記量子化スケール算出回路が算出した前記量子化スケールを基に、被処理データを量子化する。

次に、符号化回路が、前記量子化回路の量子化結果を符号化して符号化データを生成する。

発明の効果

[0012] 本発明によれば、高品質な復号画像を得ることが可能な符号化データを生成できるデータ処理装置およびその方法と符号化装置を提供することができる。

図面の簡単な説明

[0013] [図1]図1は、本発明の実施形態の画像処理システムの全体構成図である。

[図2]図2は、図1に示す符号化装置2の構成図である。

[図3]図3は、符号化データEDを基に量子化スケールMBQを生成する部分に関する図2に示すQ算出回路の構成図である。

[図4]図4は、図3に示すMBR測定回路の処理を説明するためのフローチャートである。

[図5]図5は、図3に示すLT調整量算出回路の処理を説明するための図である。

[図6]図6は、図3に示すLT調整量算出回路の処理を説明するための図である。

[図7]図7は、図3に示すST調整量算出回路の処理を説明するためのフローチャートである。

[図8]図8は、データCpbScaleと指標データCPBOCとの関係を示す図である。

[図9]図9は、図3に示すPicQ制御回路の処理を説明するためのフローチャートである。

[図10]図10は、図3に示すQ算出回路の全体動作について説明するためのフローチャートである。

[図11]図11は、図10に示すステップST42の処理を説明するためのフローチャートである。

符号の説明

[0014] 1…通信システム、2…符号化装置、3…復号装置、4…復号部、5…符号化難易度検出回路、6…画像難易度指標生成回路、10…MBR測定回路、11…CPBOC算出回路、12…LT調整量算出回路、13…ST調整量算出回路、14…CTBR算出回路、15…遅延回路、16…PicQ制御回路、17…MBQ制御回路、22…A/D変換

回路、23…画面並べ替え回路、24…演算回路、25…直交変換回路、26…量子化回路、27…可逆符号化回路、28…バッファ、29…逆量子化回路、30…逆直交変換回路、31…フレームメモリ、32…動き予測・補償回路、33…アクティビティ算出回路、34…Q算出回路、CPB…バッファ

発明を実施するための最良の形態

[0015] 以下、本発明の実施形態に係わる画像処理装置について説明する。

以下、上述した問題を解決するための本実施形態の画像処理装置およびその方法と符号化装置について説明する。

図1は、本実施形態の画像処理システム1の全体構成図である。

図1に示すように、画像処理システム1は、符号化装置2および復号装置3を有する。符号化装置2は、離散コサイン変換やカルーネン・レーベ変換などの直交変換と動き補償によって圧縮した符号化データED(ビットストリーム)を生成し、当該符号化データEDを変調した後に、衛星放送波、ケーブルTV網、電話回線網、携帯電話回線網などの伝送媒体を介して送信する。

復号装置3は、例えば、符号化装置2から受信した符号化データEDを復調した後に、バッファCPBに格納し、バッファCPB(本発明の記憶回路)から読み出した符号化データEDを復号部4に供給し、復号部4において上記符号化時の直交変換の逆変換と動き補償によって復号した画像データを生成して利用する。

ここで、バッファCPBから復号部4に1つのピクチャが供給されることによりバッファCPBのデータ蓄積量が減少する量は、当該ピクチャのデータ量、すなわち当該ピクチャの量子化パラメータに依存する。

符号化装置2は、後述するように、復号装置3のバッファCPBがオーバーフローおよびアンダーフローしないように、上記量子化スケールを決定する。

なお、上記伝送媒体は、光ディスク、磁気ディスクおよび半導体メモリなどの記録媒体であってもよい。

画像処理システム1は、符号化装置2における量子化スケールの算出方法に特徴を有している。

[0016] 以下、図1に示す符号化装置2について説明する。

符号化装置2が発明の符号化装置に対応している。

図2は、図1に示す符号化装置2の構成図である。

図2に示すように、符号化装置2は、例えば、A／D変換回路22、画面並べ替え回路23、演算回路24、直交変換回路25、量子化回路26、可逆符号化回路27、バッファ28、逆量子化回路29、逆直交変換回路30、フレームメモリ31、Q算出回路34、動き予測・補償回路36およびデブロックフィルタ37を有する。

[0017] 量子化回路26が第3の発明の量子化回路の一例であり、可逆符号化回路27が第3の発明の符号化回路の一例であり、Q算出回路34が第1の発明のデータ処理装置および第3の発明の量子化スケール算出回路の一例である。

[0018] 以下、図2に示す符号化装置2の構成要素について説明する。

A／D変換回路22は、入力されたアナログの輝度信号Y、色差信号Pb, Prから構成される画像信号をデジタルの画像信号に変換し、これを画面並べ替え回路23に出力する。

画面並べ替え回路23は、A／D変換回路22から入力した画像信号内のフレーム画像信号を、そのピクチャタイプI, P, BからなるGOP(Group Of Pictures)構造に応じて、符号化する順番に並べ替えた画像データS23(本発明の被処理データ)を演算回路24、動き予測・補償回路36およびQ算出回路34に出力する。

[0019] 演算回路24は、画像データS23がインター(Inter)符号化される場合には、画像データS23と、動き予測・補償回路36から入力した予測画像データS32aとの差分を示す画像データS24を生成し、これを直交変換回路25に出力する。

また、演算回路24は、画像データS23がイントラ(Intra)符号化される場合には、画像データS23を画像データS24として直交変換回路25に出力する。

直交変換回路25は、画像データS24に離散コサイン変換やカルーネン・レーべ変換などの直交変換を施して画像データ(例えばDCT係数信号)S25を生成し、これを量子化回路26に出力する。

量子化回路26は、Q算出回路34から入力した量子化スケールMBQで、画像データS25をマクロブロックMB単位で量子化して画像データS26を生成し、これを可逆符号化回路27および逆量子化回路29に出力する。

[0020] 可逆符号化回路27は、画像データS26を可変長符号化あるいは算術符号化して符号化データEDを生成し、これをバッファ28に格納する。

このとき、可逆符号化回路27は、動き予測・補償回路36から入力した動きベクトルMVあるいはその差分を符号化して符号化データEDのヘッダデータ内に格納する。

バッファ28に格納された符号化データEDは、Q算出回路34に出力されると共に、例えば、変調等された後に図1に示す復号装置3に送信される。

[0021] 逆量子化回路29は、画像データS26を逆量子化したデータを生成し、これをディスプレイ40に出力する。

逆量子化回路29は、JVT規格に基づいて、量子化処理を行う。

逆直交変換回路30は、逆量子化回路29から入力した逆量子化されたデータに上記直交変換の逆変換を施して生成した画像データをデブロックフィルタ37に出力する。

デブロックフィルタ37は、逆量子化変換回路30から入力した画像データのブロック歪みを除去してフレームメモリ31に書き込む。

[0022] 動き予測・補償回路36は、フレームメモリ31からの画像データS31と、画面並べ替え回路23からの画像データS23とを基に、動き予測・補償処理を行って、動きベクトルMVおよび予測画像データS32aを算出する。

なお、動き予測・補償回路36は、Q算出回路34からのマクロブロックMBの量子化スケールMBQを基にマクロブロックタイプを決定し、当該決定したマクロブロックタイプで規定されるブロックを単位として、動き予測・補償処理を行う。

動き予測・補償回路36は、動きベクトルMVを可逆符号化回路27に出力し、予測画像データS32aを演算回路24に出力する。

[0023] Q算出回路34は、画面並べ替え回路23からの画像データS23およびバッファ28からの符号化データEDを基に、各ピクチャの量子化スケールPicQを算出する。

具体的には、Q算出回路34は、上記算出した量子化スケールPicQを基に、各ピクチャを構成する各マクロブロックMBの量子化スケールMBQを算出し、これを量子化回路26および動き予測・補償回路36に出力する。

以下、Q算出回路34が、画像データS23および符号化データEDを基に量子化スケールPicQを算出する方法を説明する。

Q算出回路34は、画像データS23の符号化難易度の他に、図1に示す復号装置3のバッファCPBの状態を考慮しながら、バッファCPBに記憶される符号化データEDのデータ量が適切な値(初期値InitialCpb)に近づくように、各ピクチャの量子化スケールPicQ、すなわち各ピクチャのデータ量を制御する。

ここで、バッファCPBから単位時間に読み出されて復号部4に供給されるピクチャの数はピクチャレートによって規定される一定数であるため、各ピクチャのデータ量をQ算出回路34で制御することで、バッファCPBに記憶されている符号化データEDのデータ量(バッファ蓄積量)を制御できる。

[0024] 以下、図2に示すQ算出回路34の構成について詳細に説明する。

図3は、符号化データEDを基に量子化スケールMBQを生成する部分に関する図2に示すQ算出回路34の構成図である。

図3に示すように、Q算出回路34は、例えば、符号化難易度検出回路5、画像難易度指標生成回路6、発生ビット量検出回路8、MBR測定回路9、ABR測定回路10、CPBOC算出回路11、LT調整量算出回路12、ST調整量算出回路13、CTBR算出回路14、遅延回路15、PicQ制御回路16およびMBQ制御回路17を有する。

図3において、MBR測定回路9が第1および第3の発明の特定回路に対応し、符号化難易度検出回路5および画像難易度指標生成回路6が第1および第3の発明の符号化難易度検出回路に対応し、PicQ制御回路16が第1および第3の発明の量子化制御回路に対応している。

また、CPBOC算出回路11が第1の発明の指標生成回路に対応し、LT調整量算出回路12、ST調整量算出回路13およびCTBR算出回路14が第1の発明の目標算出回路に対応している。

[0025] [符号化難易度検出回路5]

符号化難易度検出回路5は、画面並べ替え回路23から入力した画像データS23の符号化難易度を検出し、当該検出した符号化難易度を示す符号化難易度データE_DIFCTEDを画像難易度指標生成回路6に出力する。

符号化難易度検出回路5は、具体的には、画像データS23のフレームに含まれる、ロックノイズやモスキートノイズを発生する要因となる画像パターン、例えば、細か

い絵柄での激しい動きや激しい輝度変化(又はシーンチェンジ)等を基に、当該画像パターンが多く含まれるに従って値が大きくなるように、符号化難易度データE_DI_FCTEDを生成する。

[0026] [画像難易度指標生成回路6]

画像難易度指標生成回路6は、所定の難易度係数と、指定された最終目標ビットレートFTBRと、符号化難易度検出回路5から入力した符号化難易度データE_DIFCTとを下記式(1)に示すように乗じて画像難易度指標データDIFCTを生成する。

画像難易度指標生成回路6は、上記生成した画像難易度指標データDIFCTをCTBR算出回路14に出力する。

[0027] (数1)

$$\text{DIFCT} = (\text{難易度係数}) * \text{FTBR} * \text{E_DIFCT}$$

…(1)

なお、画像難易度指標生成回路6は、画像難易度指標データDIFCTを、例えば、一定時間、数ピクチャあるいは数GOPを単位として算出する。

本実施形態において、画像難易度指標データDIFCTを、シーケンス全体からの相対的な指標として扱うことで、マルチパスの可変ビットレートを実現でき、シーケンスの一部について用いることでシングルパスの可変ビットレートとを実現できる。

[0028] [発生ビット量検出回路8]

発生ビット量検出回路8は、図2に示すバッファ28から入力した符号化データED(ビットストリーム)のビット量(発生ビット量)を検出し、その結果を示すビット量データBAをMBR測定回路9、ABR測定回路10およびCPBOC算出回路11に出力する。

[0029] [MBR測定回路9]

MBR測定回路9は、発生ビット量検出回路8から入力したビット量データBAを基に、符号化データEDを構成する各ピクチャのビットレートを示す測定ビットレートCMBR(本実施形態の特定回路が特定するビットレート)を算出し、これをPicQ制御回路16に出力する。

[0030] 測定ビットレートCMBRは、図1に示す復号装置3において、符号化データEDがバッファCPBから読み出されて復号部4に出力されるビットレートを示している。

図4は、MBR測定回路9の処理を説明するためのフローチャートである。

ステップST1:

MBR測定回路9は、発生ビット量検出回路8から入力したビット量データBAを基に、過去に符号化された符号化データEDを構成するIピクチャの平均ビット量AveIPicBitを算出する。

ステップST2:

MBR測定回路9は、過去に符号化された符号化データEDを構成するPピクチャの平均ビット量AvePPicBitを算出する。

ステップST3:

MBR測定回路9は、ステップST1で算出したAveIPicBit、ステップST2で算出したAvePPicBitを基に、下記式(2)により、測定ビットレートCMBRを算出する。

[0031] (数2)

$$\text{CMBR} = \text{PicR} * (\text{AveIPicBit} + \text{AvePPicBit} * \text{PPicNumInGop}) / \text{TotalPicNumInGop} \quad \cdots (2)$$

[0032] 上記式(2)において、TotalPicNumInGopは、単数のGOP内のピクチャの数を示し、予め設定された定数である。

また、PPicNumInGopは、(TotalPicNumInGop - 1)を示している。

[0033] [ABR測定回路10]

ABR測定回路10は、発生ビット量検出回路8から入力したビット量データBAを基に、符号化データEDを構成する累積的なビット量(データ量)を算出し、これを基に平均ビットレートABRを算出する。

具体的には、ABR測定回路10は、符号化対象のコンテンツの符号化を符号化装置2で開始してから得たビット量データBAの累積値を基に平均ビットレートABRを算出する。

ABR測定回路10は、上記算出した平均ビットレートABRをLT調整量算出回路12に出力する。

[0034] [CPBOC算出回路11]

CPBOC算出回路11は、発生ビット量検出回路8から入力したビット量データBAを

基に、復号装置3のバッファCPBに記憶されている符号化データEDのデータ量(蓄積データ量)を示す指標データCPBOCを算出する。

CPBOC算出回路11は、指標データCPBOCをLT調整量算出回路12およびST調整量算出回路13に出力する。

[0035] [LT調整量算出回路12]

LT調整量算出回路12は、測定ビットレートCMBRが最終目標ビットレートFTBRに近づくように、目標ビットレートCTBRを調整するための調整量LTAJを算出する。

LT調整量算出回路12は、CPBOC算出回路11からの指標データCPBOCと、ABR測定回路10からの平均ビットレートABRとをを基に、後述する目標ビットレートCTBRの調整量LTAJを算出する。

ここで、調整量LTAJは、目標ビットレートCTBRが負にならないように調整するためのものである。

LT調整量算出回路12は、符号化装置2の外部から指定された最終目標ビットレートFTBR(本発明の最終目標ビットレート)と、ABR測定回路10から入力した平均ビットレートABRと、符号化経過時間ELAPSEDと、補正期間DURATIONとを基に下記式(3)により、目標ビットレートCTBRの調整量LTAJを算出する。

[0036] ここで、符号化経過時間ELAPSEDは、符号化対象のコンテンツの符号化を符号化装置2で開始してから、当該コンテンツ内のフレームを次に符号化するまでの時間を示している。

また、補正期間DURATIONは、例えば、目標ビットレートCTBRが更新される期間である。

LT調整量算出回路12は、図5に示すように、符号化経過時間ELAPSEDのタイミングにおける平均ビットレートABRを、補正期間DURATION経過後に、最終目標ビットレートFTBRなるように、調整量LTAJを算出する。

[0037] (数3)

$$\text{LTAJ} = (\text{FTBR} - \text{ABR}) * (\text{ELAPSED} + \text{DURATION}) / \text{DURATION}$$

…(2)

[0038] なお、符号化開始直後で不安定な平均ビットレートABRの影響を抑制するために、L

T調整量算出回路12は、下記式(4)に示すように、目標ビットレートCTBRの調整量LTAJを算出してもよい。

下記式(4)において、初期値InitialLTDelayは、調整量LTAJの初期変動の影響を抑制するために規定された定数値であり、例えば、5(sec)である。

[0039] (数4)

$$\text{LTAJ} = \min(1.0, \text{ELAPSED} / \text{InitialLTDelay}) * \text{LTAJ}$$

…(4)

[0040] LT調整量算出回路12は、上記式(4)を用いた場合に、例えば、図6に示すように、符号化経過時間ELAPSEDが初期値InitialLTDelayまでは、上記式(3)で算出した調整量LTAJ以下となり、符号化経過時間ELAPSEDが初期値InitialLTDelayに近づくに従って上記式(3)で算出した調整量LTAJに近づくように、調整量LTAJを算出する。

[0041] 調整量LTAJは、指標データCPBOCが初期値InitialCpb以上の場合に正の値を示す、すなわち目標ビットレートCTBRを上げる向きに調整する値を持つ。

また、調整量LTAJは、指標データCPBOCが初期値InitialCpb未満の場合に負の値を示す、すなわち目標ビットレートCTBRを下げる向きに調整する値を持つ。

また、調整量LTAJは、指標データCPBOCが所定の値以下になつても、所定の値より小さくならないよう規定される。これにより、目標ビットレートCTBRが負になることが回避される。

上述した調整量LTAJの特性は、LT調整量算出回路12が上記式(3), (4)により、目標ビットレートCTBRの調整量LTAJを算出することによって得られる。

なお、LT調整量算出回路12は、調整量LTAJを、例えば、一定時間、数ピクチャあるいは数GOPを単位として算出する。

[0042] [ST調整量算出回路13]

ST調整量算出回路13は、復号装置3のバッファCPBがアンダーフローしないように、目標ビットレートCTBRを調整するための調整量STAJを算出する。

ST調整量算出回路13は、CPBOC算出回路11からの指標データCPBOCを基に、目標ビットレートCTBRの調整量STAJを算出する。

ここで、調整量STAJは、指標データCPBOCを、初期値InitialCpbに戻すように作用する。

図7は、ST調整量算出回路13の処理を説明するためのフローチャートである。

ステップST21:

ST調整量算出回路13は、CPBOC算出回路11から入力した指標データCPBOCを用いて、下記式(5)により、データCpbScaleを算出する。

[0043] (数5)

$$\text{CpbScale} = -((\text{Scale} * (\text{InitCpb} - \text{CPBOC}) + \text{CPBOC}) / ((\text{InitCpb} - \text{CPBOC}) + \text{Scale} * \text{CPBOC})) \quad \dots (5)$$

[0044] 図8は、上記データCpbScaleと指標データCPBOCとの関係を示す図である。

図8に示すように、データCpbScaleは、指標データCPBOCが初期値InitialCpb以上の場合に所定の正の値Kを示す、すなわち目標ビットレートCTBRを上げる向きに調整する値を持つ。

また、データCpbScaleは、指標データCPBOCが初期値InitialCpb未満の場合に負の値を示す、すなわち目標ビットレートCTBRを下げる向きに調整する値を持つ。

また、データCpbScaleは、図8に示すように、指標データCPBOCが所定の値(例えば、180000)以下になると、急峻にその値を小さくする。

これにより、上述した復号装置のバッファCPBがアンダフローすることを回避する。

上述したデータCpbScaleの特性は、ST調整量算出回路13が上記式(5)により、データCpbScaleを算出することによって実現される。

[0045] ステップST22:

ST調整量算出回路13は、ステップST21で算出したデータCpbScaleと、入力した最終目標ビットレートFTBRとを下記式(6)により乗算して調整量STAJを算出する。

[0046] (数6)

$$\text{STAJ} = \text{FTBR} * \text{CpbScale} \quad \dots (6)$$

[0047] [CTBR算出回路14]

CTBR算出回路14は、入力した最終目標ビットレートFTBRと、画像難易度指標生成回路6から入力した画像難易度指標データDIFCTと、LT調整量算出回路12から入力した調整量LTAJと、ST調整量算出回路13から入力した調整量STAJとを下記式(7)により加算して目標ビットレートCTBRを算出する。

CTBR算出回路14は、目標ビットレートCTBRをPicQ制御回路16に出力する。

[0048] (数7)

$$CTBR = FTBR + DIFCT + LTAJ + STAJ \quad \cdots (7)$$

[0049] [遅延回路15]

遅延回路15は、PicQ制御回路16から入力したピクチャのQスケールQPicを1ピクチャに相当する時間だけ遅延させてPicQ制御回路16に出力する。

[0050] [PicQ制御回路16]

PicQ制御回路16は、ピクチャのQスケールQPic(本発明の量子化スケール)を算出(決定)し、これを遅延回路15およびMBQ制御回路17に出力する。

PicQ制御回路16は、MBR測定回路9から入力した測定ビットレートCMBRと、CTBR算出回路14から入力した目標ビットレートCTBRとを基に、QスケールQPicを以下のように算出する。

具体的には、PicQ制御回路16は、測定ビットレートCMBRを目標ビットレートCTBRに近づけるように、QスケールQPicを算出する。

[0051] 図9は、PicQ制御回路16の処理を説明するためのフローチャートである。

ステップST31:

PicQ制御回路16は、MBR測定回路9から入力した測定ビットレートCMBRと、CTBR算出回路14から入力した目標ビットレートCTBRとを用いて、下記式(8)により、データPRO_PARTを算出する。

式(8)内のKpは、応答性を調整するための係数であり、例えば、測定ビットレートCMBR、目標ビットレートCTBRおよび指標データCPBOCなどを用いて規定される。当該応答性を低くすることで、量子化スケールの変動を抑制することができる。

[0052] (数8)

$$PRO_PART = Kp * (CMBR / CTBR - 1) \quad \cdots (8)$$

[0053] ステップST32:

PicQ制御回路16は、MBR測定回路9から入力した測定ビットレートCMBRと、CTBR算出回路14から入力した目標ビットレートCTBRとを用いて、下記式(9)により、データDV_PARTを算出する。

式(9)内のKdは、応答性を良くするための係数である。

また、nはピクチャの番号を示している。CMBR[n-1]は、CMBR[n]に対応するピクチャの1つ前のピクチャのCMBRを示している。

[0054] (数9)

$$\text{DV_PART} = \text{Kd} * (\text{CMBR}[n] - \text{CMBR}[n-1]) \quad \cdots (9)$$

[0055] ステップST33:

PicQ制御回路16は、前回算出した量子化スケールQPic[n-1]と、ステップST31で算出したデータPRO_PARTと、ステップST32で算出したデータDV_PARTとを用いて、下記式(10)により、量子化スケールQPic[n]を算出する。

[0056] (数10)

$$\text{QPic}[n] = \text{QPic}[n-1] * (1 + \text{PRO_PART} + \text{DV_PART}) \quad \cdots (10)$$

[0057] [MBQ制御回路17]

MBQ制御回路17は、PicQ制御回路16から入力したピクチャの量子化スケールPicQを基に、当該ピクチャ内の各マクロブロックMBの量子化スケールMBQを算出し、これを図2に示す量子化回路26および動き予測・補償回路36に出力する。

[0058] 以下、図3に示すQ算出回路34の全体動作について説明する。

図10は、図3に示すQ算出回路34の全体動作について説明するためのフローチャートである。

ステップST41:

図3に示すQ算出回路34のMBR測定回路9が、図4を用いて説明した手順で測定ビットレートCMBRを算出する。

ステップST42:

図3に示すCPBOC算出回路11、LT調整量算出回路12、ST調整量算出回路13およびCTBR算出回路14が、図5～図8を用いて説明した手順で目標ビットレートCTBRを算出する。

すなわち、図11に示すように、図5および図6を用いて前述した手順でLT調整量算出回路12が調整量LTAJを算出し(ST51)、図7および図8を用いて前述した手順でST調整量算出回路13が調整量STAJを算出し(ST52)、これを用いてCTBR算出回路14が目標ビットレートCTBRを算出する(ST53)。

[0059] ステップST43:

Q算出回路34のPicQ制御回路16が、ステップST41で算出した測定ビットレートCMBRおよびステップST42で算出した目標ビットレートCTBRとを基に、図9を用いて説明したように、各ピクチャの量子化スケールQPicを算出し、その後、各マクロブロックMBの量子化スケールMBQを算出し、これを量子化回路26および動き予測・補償回路36に出力する。

[0060] 次に、図2に示す符号化装置2の全体動作を説明する。

入力となる画像信号は、まず、A/D変換回路22においてデジタル信号に変換される。次に、出力となる画像圧縮情報のGOP構造に応じ、画面並べ替え回路23において画像データの並べ替えが行われる。

Q算出回路34は、画面並べ替え回路23からの画像データS23と、バッファ28からの符号化データEDとを基に前述したように、量子化スケールMBQを算出し、これを量子化回路26および動き予測・補償回路36に出力する。

[0061] イントラ符号化が行われる画像データに関しては、画像データ全体の画像情報が直交変換回路25に入力され、直交変換回路25において離散コサイン変換やカーネン・レーべ変換等の直交変換が施される。

直交変換回路25の出力となる変換係数は、量子化回路26において量子化処理され、画像データS25として可逆符号化回路27に出力される。

量子化回路26は、Q算出回路34から入力した量子化スケールMBQに基づいて、量子化スケールQPを基に画像データS25を量子化する。

可逆符号化回路27は、画像データS26に可変長符号化、算術符号化等の可逆符

号化を施して符号化データEDを生成し、これをバッファ28に出力する。

同時に、量子化回路26からの画像データS26は、逆量子化回路29に入力され、さらに逆直交変換回路30において逆直交変換処理が施されて、復号された画像データとなり、その画像データがフレームメモリ31に蓄積される。

[0062] 一方、インター符号化が行われる画像に関しては、先ず、その画像データS23が動き予測・補償回路36に入力される。また、参照画像の画像データS31がフレームメモリ31より読み出され、動き予測・補償回路36に出力される。

そして、動き予測・補償回路36において、参照画像の画像データS31を用いて、動きベクトルMVおよび予測画像データS32aが生成される。

[0063] そして、演算回路24において、画面並べ替え回路23からの画像データS23と、動き予測・補償回路36からの予測画像データS32aとの差分信号である画像データS24が生成され、当該画像データS24が直交変換回路25に出力される。

そして、可逆符号化回路27において、動きベクトルMVが可変長符号化あるいは算術符号化といった可逆符号化処理され、画像データのヘッダ部に挿入される。その他の処理はイントラ符号化を施される画像データと同様である。

[0064] 以上説明したように、符号化装置2では、Q算出回路34において、バッファ28からの符号化データEDを基に、図1に示す復号装置3のバッファCPBの蓄積量を考慮して、量子化スケールMBQを決定する。

そのため、符号化装置2によれば、復号装置3のバッファCPBのアンダーフローを回避でき、復号部4で復号された画像の品質を向上できる。

また、符号化装置2では、Q算出回路34において、画像難易度指標生成回路6が生成した画像難易度指標データDIFCTを基に量子化スケールMBQを決定する。

そのため、Q算出回路34は、符号化の難易度が高いフレーム(ピクチャ)の量子化スケールMBQを小さくして、多くのビットを使用することができ、符号化データEDのビットレートを符号化対象の画像データS23の符号化難易度に追従させることができ、高品質の画像を提供できる。

[0065] また、符号化装置2によれば、図4を用いて説明したように、MBR測定回路9において、複数のピクチャの平均ビット量を基に測定ビットレートCMBRを算出し、これを

基に目標ビットレートCTBRを算出する。そのため、各ピクチャのビット量の差異により、各ピクチャの量子化スケールMBQが大幅に変動することを回避できる。

また、符号化装置2によれば、復号部4の処理負担の均一化できる。これにより、復号後の画質を向上できる。

また、符号化装置2によれば、上記式(9)に示すように、PicQ制御回路16が FIFOバックにより、量子化スケールQPicを算出する。これによっても、量子化スケールQPicの時間的な急激な変動を抑えることができる。

また、符号化装置2によれば、上記式(8)内のKpを調整することにより、量子化スケールの急激な変動を抑制することができる。これによっても、復号部4の処理負担の均一化できる。これにより、復号後の画質を向上できる。

[0066] また、符号化装置2によれば、符号化難易度検出回路5において、シーケンス全体について符号化難易度を検出するか、シーケンスの一部について符号化難易度を検出するかを切り換えることで、マルチパスおよびシングルパスの何れにも適合した可変ビットレート制御を実現できる。

[0067] 本発明は上述した実施形態には限定されない。

すなわち、当業者は、本発明の技術的範囲またはその均等の範囲内において、上述した実施形態の構成要素に関し、様々な変更、コンビネーション、サブコンビネーション、並びに代替を行ってもよい。

例えば、図3に示すQ算出回路34は、CTBR算出回路14において、最終目標ビットレートFTBRと、画像難易度指標生成回路6からの画像難易度指標データDIFCTとのみを基に、目標ビットレートCTBRを算出してもよい。

また、CTBR算出回路14は、調整量STAJ, LTAJの何れか一方と、指標最終目標ビットレートFTBRと、画像難易度指標データDIFCTとを基に、目標ビットレートCTBRを算出してもよい。

産業上の利用可能性

[0068] 本発明は、被処理データを量子化するシステムに適用できる。

請求の範囲

- [1] 被処理データを量子化して符号化する場合に、前記量子化の量子化スケールを決定するデータ処理装置であって、
前記符号化により得られた符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する特定回路と、
前記被処理データの符号化難易度を検出する符号化難易度検出回路と、
前記特定回路が特定した前記ビットレートと、前記符号化難易度検出回路が検出した前記符号化難易度とを基に、前記量子化スケールを制御する量子化制御回路とを有するデータ処理装置。
- [2] 前記量子化制御回路は、前記符号化難易度検出回路が検出した前記符号化難易度が高くなるに従って、前記量子化スケールを小さくするように前記量子化スケールを制御する
請求項1に記載のデータ処理装置。
- [3] 前記符号化データを基に、前記符号化データの復号側に設けられ復号に供するために前記符号化データを記憶する記憶回路のデータ蓄積量を特定するための指標となる指標データを生成する指標生成回路と、
前記指標生成回路が生成した前記指標データを基に、前記ビットレートの目標値を示す目標ビットレートを算出する目標算出回路と
をさらに有し、
前記量子化制御回路は、前記特定回路によって特定される前記ビットレートが、前記目標算出回路が算出した前記目標ビットレートに近づくように、前記量子化スケールを制御する
請求項1に記載のデータ処理装置。
- [4] 前記目標算出回路は、指定された最終目標ビットレートと、過去の前記符号化データの平均ビットレートとの差分を基に、当該差分を小さくように、前記目標ビットレートを算出する請求項3に記載のデータ処理装置。
- [5] 前記目標算出回路は、前記記憶回路がアンダーフローすることを回避するように前記目標ビットレートを算出する

請求項4に記載のデータ処理装置。

- [6] 前記目標算出回路は、前記記憶回路がアンダーフローすることを回避するように前記目標ビットレートを算出する

請求項3に記載のデータ処理装置。

- [7] 前記特定回路は、前記復号側において前記復号に供するために前記記憶回路から読み出される前記符号化データの前記ビットレートを特定する

請求項3に記載のデータ処理装置。

- [8] 前記特定回路は、過去の前記符号化データ内のピクチャの平均ビット量と、前記ピクチャのピクチャレートとを基に、前記符号化データのビットレートを特定する

請求項7に記載のデータ処理装置。

- [9] 前記符号化データが動画の複数のピクチャで構成される場合に、
前記量子化制御回路は、前記複数のピクチャの前記量子化スケールを制御する
請求項1に記載のデータ処理装置。

- [10] 前記量子化制御回路は、前記特定回路が特定した前記ビットレートと前記目標算出回路が算出した前記目標ビットレートとの比と、前回決定した前記量子化スケールとを基に、新たな前記量子化スケールを決定して前記制御を行う
請求項3に記載のデータ処理装置。

- [11] 前記量子化制御回路は、前記特定回路が特定した前記ビットレートと、前記目標算出回路が算出した前記目標ビットレートとの差分と、前回決定した前記量子化スケールとを基に、前記ビットレートのオーバーシュートおよびアンダーシュートを抑制するよう
に、新たな前記量子化スケールを決定して前記制御を行う
請求項3に記載のデータ処理装置。

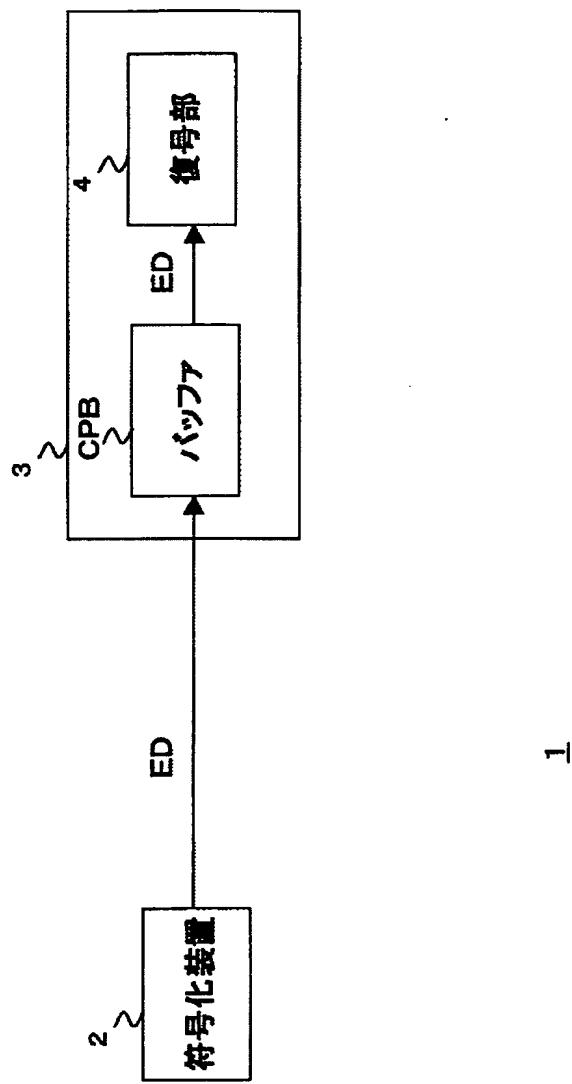
- [12] 被処理データを量子化して符号化する場合に、前記量子化の量子化スケールを決定するデータ処理方法であって、
前記符号化により得られた符号化データを基に、当該符号化データが復号時に復号に供されるビットレートを特定する第1の工程と、
前記被処理データの符号化難易度を検出する第2の工程と、
前記第1の工程で特定した前記ビットレートと、前記第2の工程で検出した前記符

号化難易度とを基に、前記量子化スケールを制御する第3の工程と
を有するデータ処理方法。

- [13] 量子化スケールを算出する量子化スケール算出回路と、
前記量子化スケール算出回路が算出した前記量子化スケールを基に、被処理デ
ータを量子化する量子化回路と、
前記量子化回路の量子化結果を符号化して符号化データを生成する符号化回路
と
を有し、
前記量子化スケール算出回路は、
前記符号化回路が生成した前記符号化データを基に、当該符号化データが復号
時に復号に供されるビットレートを特定する特定回路と、
前記被処理データの符号化難易度を検出する符号化難易度検出回路と、
前記特定回路が特定した前記ビットレートと、前記符号化難易度検出回路が検出
した前記符号化難易度とを基に、前記量子化スケールを制御する量子化制御回路と
を有する符号化装置。

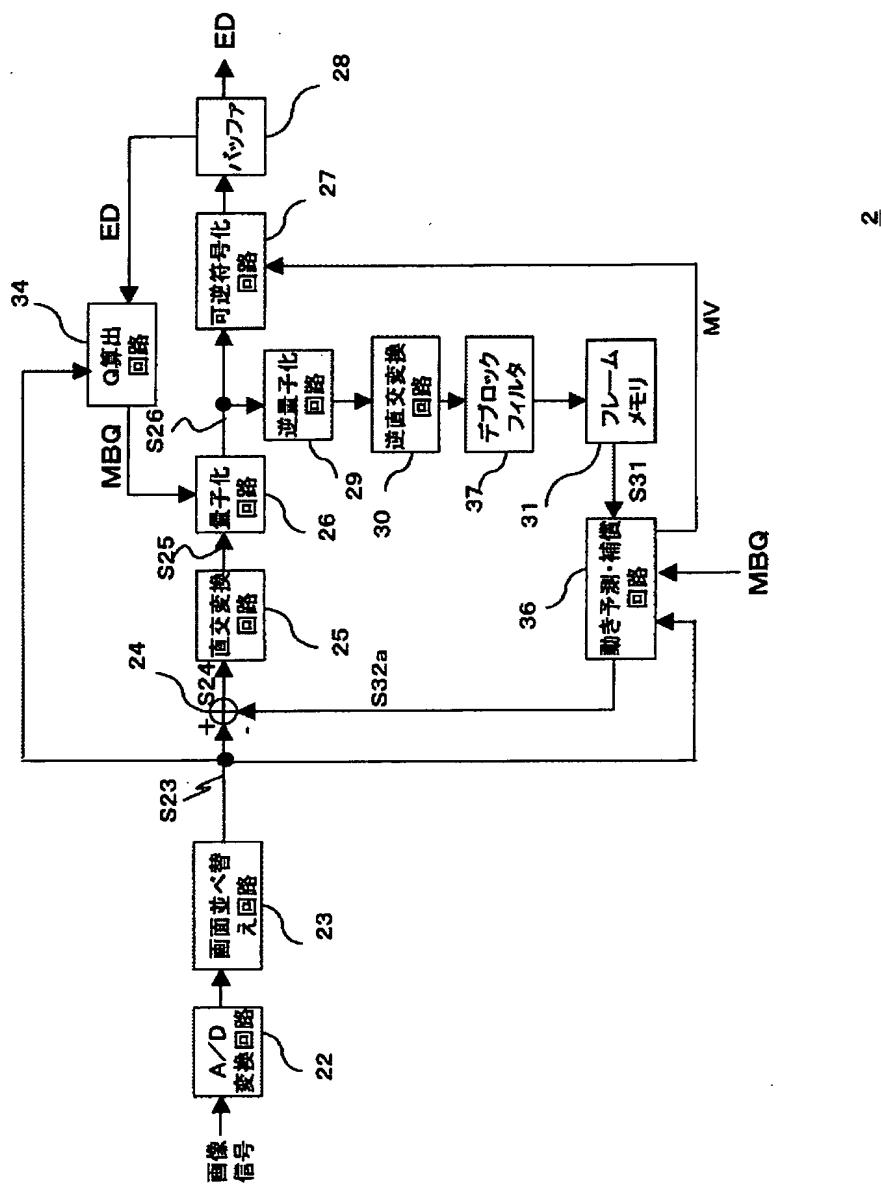
[図1]

FIG. 1



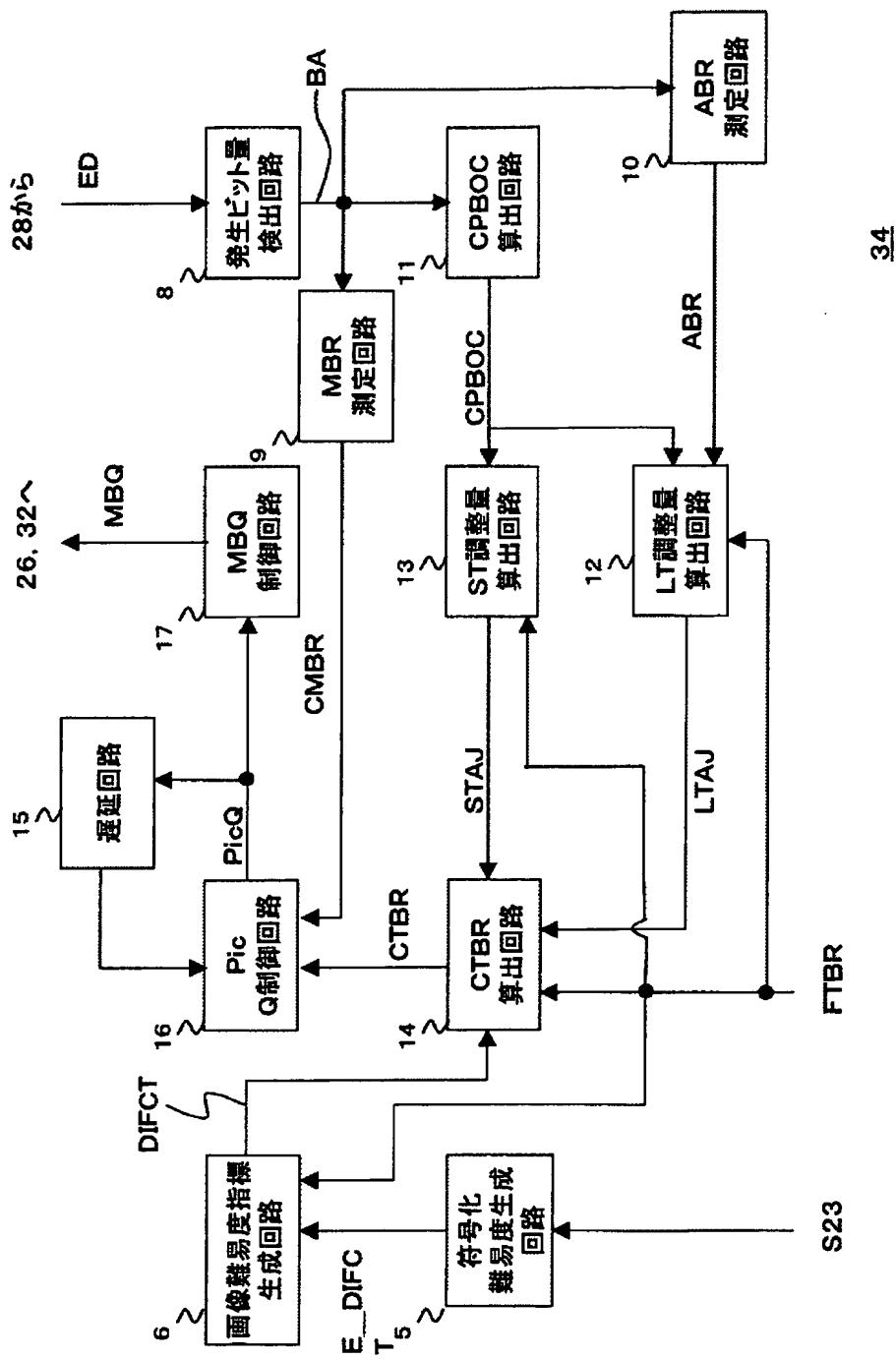
[図2]

FIG. 2



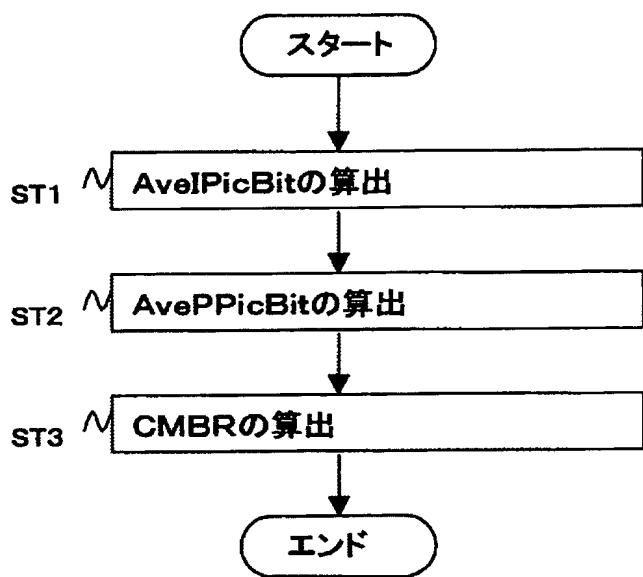
[図3]

FIG. 3



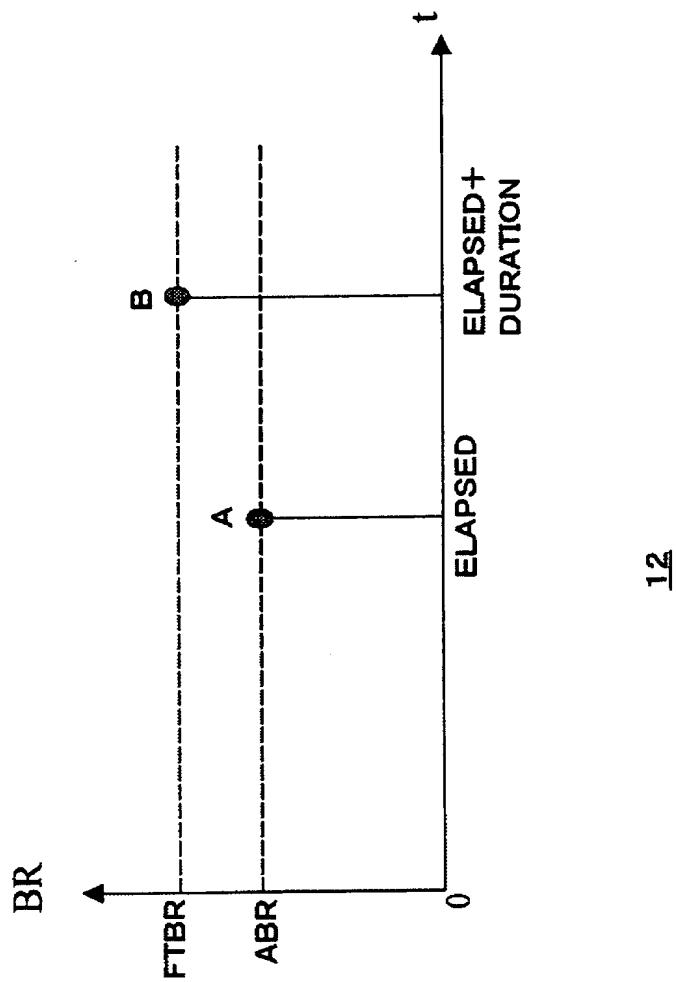
[図4]

FIG. 4



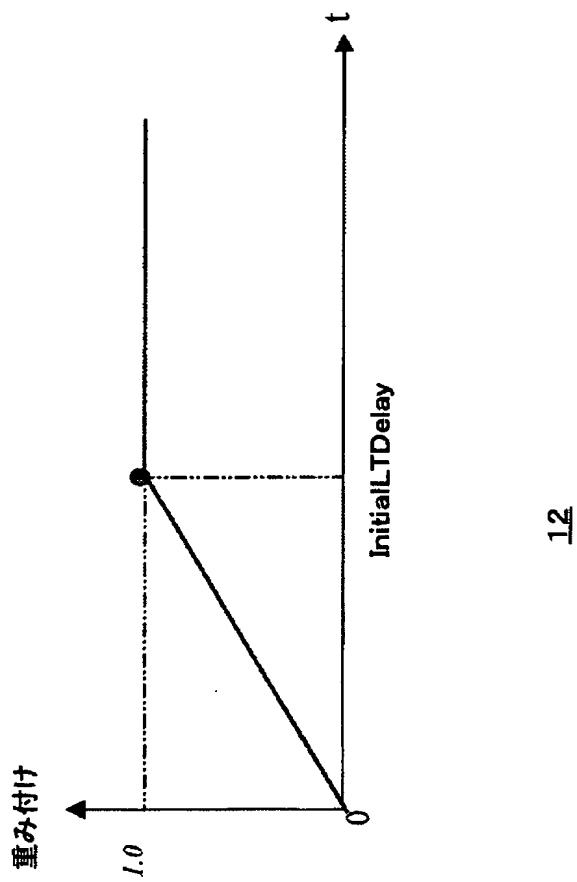
[図5]

FIG. 5

12

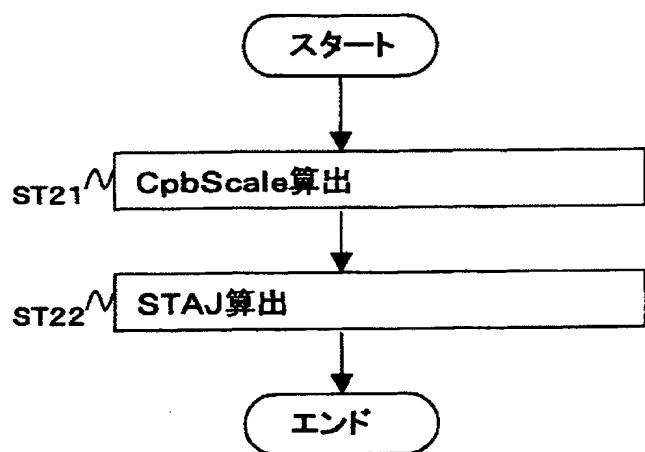
[図6]

FIG. 6

12

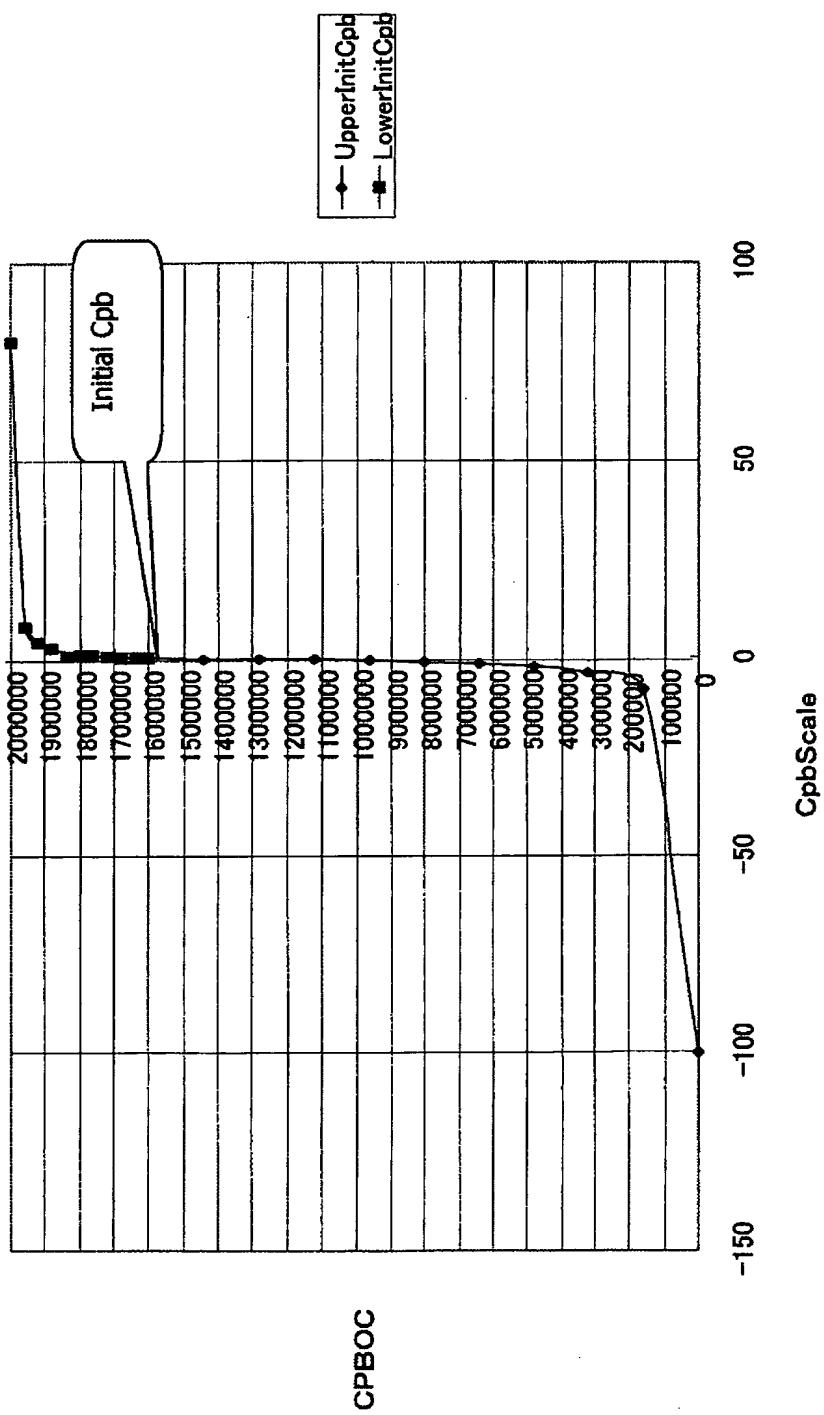
[図7]

FIG. 7



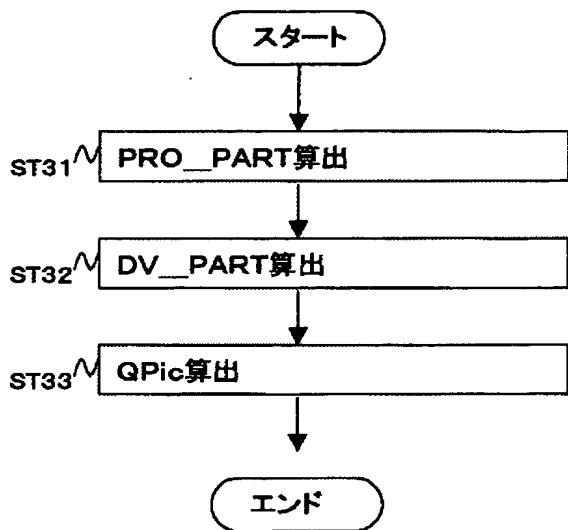
[図8]

FIG. 8



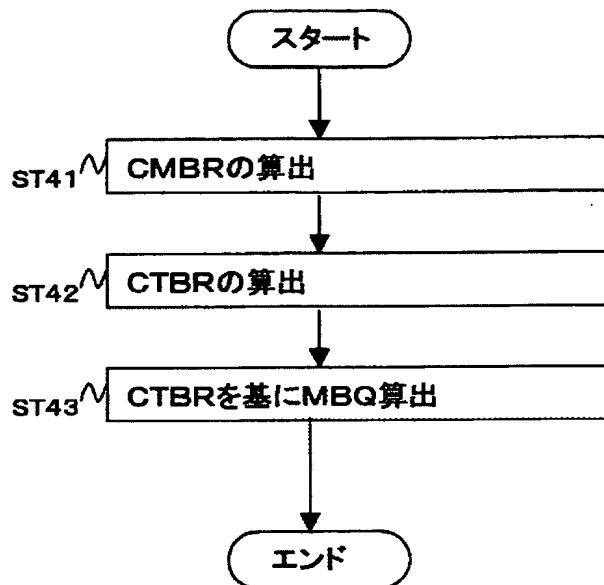
[図9]

FIG. 9



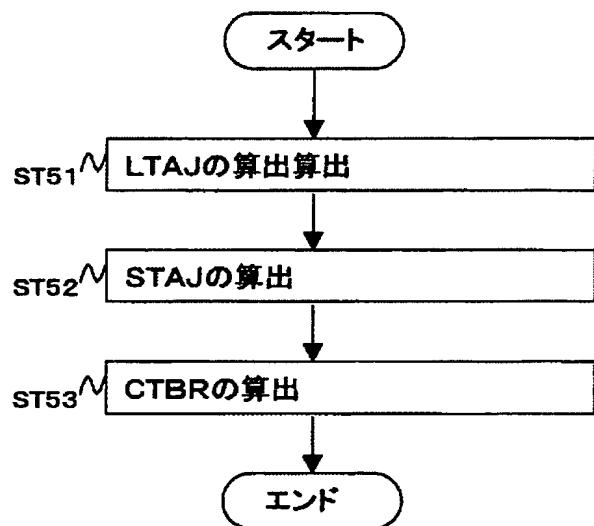
[図10]

FIG. 10



[図11]

FIG. 11



A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl.⁷ H04N7/26

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl.⁷ H04N7/26

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X	JP 10-164588 A (ソニー株式会社) 1998.06.19, 全文、全図 (ファミリーなし)	1, 2, 9, 12, 13
A		3-8, 10, 11
A	JP 10-174103 A (松下電器産業株式会社) 1998.06.26, 全文、全図 & US 6044115 A & EP 848559 A2 & KR 98064084 A & CN 1187730 A	1-13

 C欄の続きにも文献が列挙されている。 パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリ

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

02.08.2005

国際調査報告の発送日

23.8.2005

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)

郵便番号 100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

5C 9070

國分 直樹

電話番号 03-3581-1101 内線 3539

C (続き) 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP 10-75443 A (ソニー株式会社) 1998.03.17, 全文、全図 (ファミリーなし)	1-13
A	JP 2003-299081 A (ソニー株式会社) 2003.10.17, 全文、全図 (ファミリーなし)	1-13
A	JP 7-177513 A (三菱電機株式会社) 1995.07.14, 全文、全図 (ファミリーなし)	1-13

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007472

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁷ H04N7/26

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H04N7/26

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
 Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2005
 Kokai Jitsuyo Shinan Koho 1971-2005 Toroku Jitsuyo Shinan Koho 1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 10-164588 A (Sony Corp.), 19 June, 1998 (19.06.98), Full text; all drawings (Family: none)	1, 2, 9, 12, 13 3-8, 10, 11
A	JP 10-174103 A (Matsushita Electric Industrial Co., Ltd.), 26 June, 1998 (26.06.98), Full text; all drawings & US 6044115 A & EP 848559 A2 & KR 98064084 A & CN 1187730 A	1-13
A	JP 10-75443 A (Sony Corp.), 17 March, 1998 (17.03.98), Full text; all drawings (Family: none)	1-13

 Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	
"A"	document defining the general state of the art which is not considered to be of particular relevance
"E"	earlier application or patent but published on or after the international filing date
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O"	document referring to an oral disclosure, use, exhibition or other means
"P"	document published prior to the international filing date but later than the priority date claimed
"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&"	document member of the same patent family

Date of the actual completion of the international search
02 August, 2005 (02.08.05)Date of mailing of the international search report
23 August, 2005 (23.08.05)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/007472

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2003-299081 A (Sony Corp.), 17 October, 2003 (17.10.03), Full text; all drawings (Family: none)	1-13
A	JP 7-177513 A (Mitsubishi Electric Corp.), 14 July, 1995 (14.07.95), Full text; all drawings (Family: none)	1-13